

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-231815

(43) 公開日 平成5年(1993)9月7日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G01B 7/34		Z 9106-2F		
21/30		Z 7617-2F		
G11B 9/00		9075-5D		
H01L 41/09				
		9274-4M	H01L 41/08	U
			審査請求 未請求 請求項の数10	(全13頁)

(21) 出願番号 特願平4-70128
 (22) 出願日 平成4年(1992)2月21日

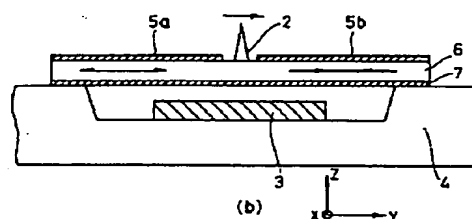
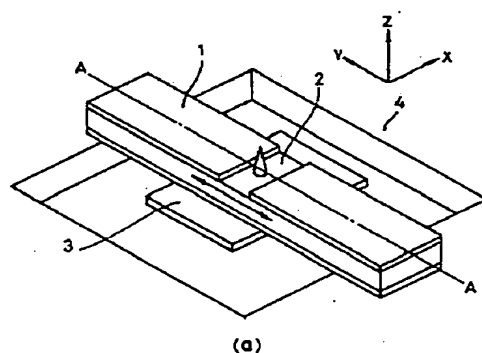
(71) 出願人 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (72) 発明者 山本 敬介
 東京都大田区下丸子3丁目30番2号 キ
 ヤノン株式会社内
 (72) 発明者 新庄 克彦
 東京都大田区下丸子3丁目30番2号 キ
 ヤノン株式会社内
 (72) 発明者 島田 康弘
 東京都大田区下丸子3丁目30番2号 キ
 ヤノン株式会社内
 (74) 代理人 弁理士 豊田 善雄 (外1名)
 最終頁に続く

(54) 【発明の名称】 変位素子、及びこれを用いた検出素子、及びこの検出素子を用いた走査型トンネル顕微鏡、原子間力顕微鏡、情報処理装置

(57) 【要約】

【目的】 走査型トンネル顕微鏡、原子間力顕微鏡及び情報処理装置に用いられる高速走査が可能な変位素子、検出素子を提供する。

【構成】 Si基板上に圧電体膜と一対の電極からなる両持ち梁状変位素子と、静電駆動用電極とを複数一体形成した検出素子では、従来のカンチレバー状変位素子よりも剛性が高く、かつ、素子の膜厚方向と、Si基板面内方向の同時駆動が可能であり、高速の走査が行える。また、内部応力による反りを低減した信頼性の高い素子となり、これを用いたSTM、AFM、情報処理装置では、再現性よく、安定にかつ、高速な動作を行う。



- 1 --- 両持ち梁状変位素子
 2 --- プローブ
 3 --- 静電駆動用電極
 4 --- Si基板
 5a, 5b --- 2分割された圧電体駆動用電極
 6 --- 圧電体膜
 7 --- 共通電極

1

【特許請求の範囲】

【請求項1】 圧電体膜と、該圧電体膜を逆圧電効果により変位させるための電極とを有す変位素子であって、該素子がSi基板上に自由端部を有しないように形成され、該Si基板面内方向に変位することを特徴とする変位素子。

【請求項2】 請求項1記載の変位素子がSi基板上に両持ち梁状で形成され、該両持ち梁の長手方向に変位することを特徴とする変位素子。

【請求項3】 請求項1記載の変位素子が、Si基板上に十文字状で形成され、該Si基板面内の2軸方向に変位することを特徴とする変位素子。

【請求項4】 請求項1～3記載の変位素子に、さらに圧電体膜の膜厚方向に静電力によって変位させるための電極を設けたことを特徴とする変位素子。

【請求項5】 請求項1～3記載の変位素子に、圧電体膜と該圧電体膜を逆圧電効果により該圧電体膜の膜厚方向に変位させるための電極とを有す片持ち梁状変位素子を組み合わせたことを特徴とする変位素子。

【請求項6】 請求項1～5記載の変位素子にプローブ電極を設けたことを特徴とする検出素子。

【請求項7】 請求項6記載の検出素子を同一基板上に複数設けたことを特徴とする検出素子。

【請求項8】 請求項6又は7記載の検出素子と、該検出素子と試料とを相対移動させるための駆動手段と、該試料と該検出素子との間にバイアス電圧を印加するためのバイアス電圧印加手段とを備えたことを特徴とする走査型トンネル顕微鏡。

【請求項9】 請求項6又は7記載の検出素子と、該検出素子と試料とを相対移動させるための駆動手段と、該検出素子のたわみ量にตอบสนองして変化するトンネル電流を発生させるための手段と、印加電圧に応じて上記たわみ量を変化させるための制御手段と、上記トンネル電流の値がほぼ所定の一定値になるように上記制御手段に電圧を印加するための手段とを備えたことを特徴とする原子間力顕微鏡。

【請求項10】 請求項6又は7記載の検出素子と、該検出素子と記録媒体とを相対移動させるための駆動手段と、該検出素子と該記録媒体との間に記録用パルス電圧を印加するためのパルス電圧印加手段と、該検出素子と該記録媒体との間にバイアス電圧を印加するためのバイアス電圧印加手段とを備えたことを特徴とする情報処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、走査型トンネル顕微鏡（以下、「STM」と記す）、原子間力顕微鏡（以下、「AFM」と記す）に用いる変位素子及び該変位素子にプローブを備えた検出素子及び、かかる検出素子を用いたSTM、AFMに関する。

2

【0002】 さらに本発明は、STMの手法により情報の記録、再生及び消去等を行う、上記検出素子を備えた高密度大容量の情報処理装置に関する。

【0003】

【従来の技術】 近年半導体プロセス技術を背景にして半導体を機械的構造体として用いた半導体圧力センサー、半導体加速度センサー、マイクロアクチュエーター等の機械的電気素子（マイクロメカニクス）が脚光を浴びるようになってきた。

【0004】 かかる素子の特徴として、小型でかつ高精度の機械機構部品を提供でき、かつ半導体ウエハを用いるためにSiウエハ上に素子と電気回路を一体化できることが挙げられる。また、半導体プロセスをベースに作製することで、半導体プロセスのバッチ処理による生産性の向上を期待できる。特に微小変位素子としては、圧電体薄膜を利用したカンチレバー状（片持ち梁）のものが挙げられ、これは非常に微細な動きを制御することが可能なので、原子レベル、分子レベルを直接観察できるSTM、AFMに応用されている。例えばスタンフォード大学のクエート等により提案された微小変位素子を用いたSTMプローブ（IEEE Micro Electro Mechanical Systems, p188-199, Feb. 1990）がある。これは図11に示すようにSiウエハ111のウエハの裏面を一部除去しシリコンメンブレンを形成し、表面にAl112とZnO113の薄膜を順次積層し、バイモルフのカンチレバーを形成しその後、裏面より反応性のドライエッチによりシリコンメンブレンとウエハ表面のエッチングの保護層（シリコン窒化膜）を除去して、STMプローブ変位用のバイモルフカンチレバーを作製している。このカンチレバーの上面自由端部にトンネル電流検知用プローブを取り付け、良好なSTM像を得ている。さらに図12の様な圧電体121と電極122を積層し圧電体を4ブロックに分け、3軸駆動が可能な自由端部にトンネル電流を検出するプローブが提案されている。かかる構成によれば図13（a）、（b）、（c）に示す様に各電極間に適当なバイアスをかけることによりX、Y、Z軸の各々単独での駆動は可能となる。例えば、圧電体にZnOを使用し、その微小変位素子の厚さを5μm、長さを1000μm、幅を200μmとした時、10V印加で、その変位量はX軸で約200nm、Y軸で約20nm、Z軸で約7500nmである。これはSTMプローブとして3軸駆動が可能でかつ集積化が容易となり、優れたものである。

【0005】 一方、STMの手法を用いて、半導体あるいは高分子材料等の原子オーダー、分子オーダーの観察評価、微細加工（E. E. Ehrichs, 4th International Conference on Scanning Tunneling Microscopy/spectroscopy, '89, S

13-3)、及び情報処理装置の様々な分野への応用が研究されている。なかでも、コンピュータの計算情報等では大容量を有する記録装置の要求に対してもますます高まっており、半導体プロセス技術の進展により、マイクロプロセッサが小型化し、計算能力が向上したために記録装置の小型化が望まれている。これらの要求を満たす目的で、記録媒体との間隔が微調整可能な駆動手段上に存在するトンネル電流発生用プローブからなる変換器から電圧印加することによって記録媒体表面の仕事関数を変化させる事により記録書き込みし、仕事関数の変化によるトンネル電流の変化を検知することにより情報の読み出しを行い最小記録面積が10nm平方となる記録再生装置が提案されている。

【0006】また、STMの探針(プローブ)をカンチレバーの自由端側に形成し、それぞれ独立に変位するカンチレバーをマルチ化し、さらに半導体プロセスと一体化して同一基板上にトンネル電流検知用のプローブ付きカンチレバーと、そのトンネル電流を増幅処理するアンプ、カンチレバー駆動とトンネル電流の選択のためのマルチプレクサ、シフトレジスタ、等を積載する記録再生装置が提案されている。

【0007】

【発明が解決しようとする課題】従来のカンチレバーによる駆動走査は、片持ち梁であるので、固有振動数があまり高くなく、かつ剛性もあまり高くない。また、従来のカンチレバー構造では3軸駆動が可能であるものの、駆動のストロークが小さかった。このため、広域な走査が行えなかった。また、機械的な衝撃等による問題もすくなく生じた。また、従来のカンチレバー構造は構造体がすべて薄膜である。薄膜には、異種の薄膜同士を接合しないしは、積層すると、薄膜の内部応力が必然的に発生する。これは異種の薄膜同士の熱膨張係数の違いや格子定数の違いによって界面に発生すると考えられる。とりわけ、薄膜(厚さ2μm以下)では、この界面に発生した内部応力が非常に大きな問題となってくる。この応力値の厳密なコントロールは難しいのが現状である。このため、薄膜で積層したカンチレバーは、この内部応力のために、反ってしまうという問題があった。このためあまり寸法精度を高められなかった。

【0008】本発明の目的は、上記素子の剛性を高めるとともに、該素子を膜厚方向とSi基板面内方向の同時駆動を可能とすることにより、より高速の走査が行えるようにし、さらには該素子の内部応力による反りをなくし、寸法精度を高めることにある。

【0009】また、本発明の目的は、上記素子を用いた、信頼性の高いSTM、AFM及び、高密度大容量の情報処理装置を提供することにある。

【0010】

【課題を解決するための手段及び作用】本発明によれば、変位素子をSi基板上に両持ち梁状で形成すること

により剛性を高くでき、かつ、自由端部が存在しないので反り量を低く抑えることができる。さらには、該両持ち梁の長手方向に大きく変位させることができ、圧電体膜の膜厚方向に静電力によって変位させる手段あるいは、片持ち梁状変位素子とを組合せることにより、膜厚方向とSi基板面内方向の同時駆動が可能である。

【0011】即ち本発明は第一に、圧電体膜と、該圧電体膜を逆圧電効果により変位させるための電極とを有す変位素子であって、該素子がSi基板上に自由端部を有しないように形成され、該Si基板面内方向に変位することを特徴とする変位素子であり、また上記変位素子がSi基板上に両持ち梁状で形成され、該両持ち梁の長手方向に変位、あるいはまたSi基板上に十文字状で形成され、該Si基板面内の2軸方向に変位することを特徴とする変位素子であり、さらには上記変位素子に、さらに圧電体膜の膜厚方向に静電力によって変位させるための電極、あるいは、圧電体膜と該圧電体膜を逆圧電効果により該圧電体膜の膜厚方向に変位させるための電極とを有す片持ち梁状変位素子を設けたことを特徴とする変位素子である。

【0012】また本発明は第二に、上記本発明第一の変位素子にプローブ電極を設けたことを特徴とする走査型トンネル顕微鏡あるいは原子間力顕微鏡に用いられる検出素子であり、また上記検出素子を同一基板上に複数設けたことを特徴とする検出素子である。

【0013】また本発明は第三に、上記検出素子と、該検出素子と試料とを相対移動させるための駆動手段と、該試料と該検出素子との間にバイアス電圧を印加するためのバイアス電圧印加手段とを備えたことを特徴とする走査型トンネル顕微鏡であり、第四に、上記検出素子と、該検出素子と試料とを相対移動させるための駆動手段と、該検出素子のたわみ量にตอบสนองして変化するトンネル電流を発生させるための手段と、印加電圧に応じて上記たわみ量を変化させるための制御手段と、上記トンネル電流の値がほぼ所定の一定値になるように上記制御手段に電圧を印加するための手段とを備えたことを特徴とする原子間力顕微鏡であり、第五に、上記検出素子と、該検出素子と記録媒体とを相対移動させるための駆動手段と、該検出素子と該記録媒体との間に記録用パルス電圧を印加するためのパルス電圧印加手段と、該検出素子と該記録媒体との間にバイアス電圧を印加するためのバイアス電圧印加手段とを備えたことを特徴とする情報処理装置である。

【0014】本発明の上記変位素子においては、駆動用電極及び圧電体膜の材料及び作製方法は従来公知の技術、例えば半導体産業で一般に用いられている真空蒸着法やスパッタ法、化学気相成長法などの薄膜作製技術やフォトリソグラフ技術及びエッチング技術を適用することができ、その作製方法は本発明を制限するものではない。

【0015】また、本発明で好適に用いられる情報記録用の記録媒体としては、電極基板とその上に設けられた記録層とからなり、しかも電流・電圧特性に於いて、メモリスイッチング現象（電気メモリー効果）を持つものが利用できる。

【0016】本発明で言う電気メモリー効果とは、電圧印加に対応して少なくとも2つ以上の異なる抵抗状態を示し、各状態間は記録層の導電率を変化させる閾値を越えた電圧又は電流を印加することにより自由に遷移し、また得られた各抵抗状態は閾値を越えない電圧又は電流を印加する限りにおいてその状態を保持し得ることを言う。

【0017】記録層を構成する材料の具体例としては、例えば下記のようなものが挙げられる。

【0018】(1) 酸化物ガラスやホウ酸塩ガラス或いは周期律表ⅢⅠ、Ⅳ、Ⅴ、Ⅵ族元素と化合したSe、Te、Asを含んだカルコゲン化合物ガラス等のアモルファス半導体が挙げられる。それらは光学的バンドギャップE_gが0.6~1.4eV或いは電気的活性化エネルギー△Eが0.7~1.6eV程度の真性半導体である。カルコゲン化合物ガラスの具体例としては、As-Se-Te系、Ge-As-Se系、Si-Ge-As-Te系、例えばSi₁₀Ge₁₀As₁₀Te₁₀（添字は原子%）、或いはGe-Te-X系、Si-Te-X系（X=少量のⅤ、Ⅵ族元素）例えばGe₁₀Te₁₀Sb₁₀S₁₀が挙げられる。

【0019】さらにはGe-Sb-Se系カルコゲン化合物ガラスも用いることができる。

【0020】上記化合物を電極上に堆積したアモルファス半導体層において、膜面に垂直な方向にプローブ電極を用いて電圧を印加することにより媒体の電気メモリー効果を発現することができる。

【0021】係る材料の堆積法としては従来公知の薄膜形成技術で充分本発明の目的を達成することができる。例えば好適な成膜法としては、真空蒸着法やクラスターイオンビーム法等を挙げることができる。一般的には、係る材料の電気メモリー効果は数μm以下の膜厚で観測されているが、均一性、記録性の観点から1μm以下の膜厚のものが良く、さらに500Å以下の膜厚のものがより好ましい。

【0022】記録媒体としての記録分解能の観点からも記録層はできるだけ薄いことが望ましく、さらに好ましい膜厚は30Å~200Åの範囲である。

【0023】(2) さらにはテトラキノジメタン（TCNQ）、TCNQ誘導体、例えばテトラフルオロテトラシアノキノジメタン（TCNQF₄）、テトラシアノエチレン（TCNE）およびテトラシアノナフトキノジメタン（TNAP）などの電子受容性化合物と銅や銀などの還元電位が比較的低い金属との塩を電極上に堆積した有機半導体層も挙げることができる。

【0024】係る有機半導体層の形成法としては、銅あるいは銀の電極上に前記電子受容性化合物を真空蒸着する方法が用いられる。

【0025】係る有機半導体の電気メモリー効果は、数十μm以下の膜厚のもので観測されているが、成膜性、均一性の観点から1μm以下、更には30Å~500Åの膜厚のものが好ましい。

【0026】(3) またさらにはπ電子準位を持つ群とσ電子準位のみを有する群を併有する分子を電極上に積層した記録媒体を挙げることができる。

【0027】本発明に好適なπ電子系を有する色素の構造としては例えば、フタロシアニン、テトラフェニルポルフィリン等のポルフィリン骨格を有する色素、スクアリリウム基及びクロコニックメチン基を結合鎖としてもつアズレン系色素及びキノリン、ベンゾチアゾール、ベンゾオキサゾール等の2ケの含窒素複素環をスクアリリウム基及びクロコニックメチン基により結合したシアニン系類似の色素、またはシアニン色素、アントラセン及びピレン等の縮合多環芳香族、及び芳香環及び複素環化合物が重合した鎖状化合物及びジアセチレン基の重合体、さらにはテトラキノジメタン又はテトラチアフルバレンの誘導体及びその類縁体及びその電荷移動錯体、またさらにはフェロセン、トリスビピリジルテニウム錯体等の金属錯体化合物が挙げられる。

【0028】以上の如き低分子材料に加えて、各種の高分子材料を利用することも可能である。

【0029】例えばポリイミド又はポリフェニレン、ポリチオフェン等の縮合重合体、或いはポリペチドやバクテリオロドプシン等の生体高分子材料を挙げることができる。

【0030】有機記録媒体の形成に関しては、具体的には蒸着法やクラスターイオンビーム法等の適用も可能であるが、制御性、容易性そして再現性から公知の従来技術の中ではLB法が極めて好適である。

【0031】

【実施例】以下、実施例を用いて本発明を具体的に詳述する。

【0032】実施例1

図1(a)に本実施例の検出素子の斜視図を示す。これは、Si基板上に、通常のIC作製プロセスとSiの異方性エッチングとにより作製したものであり、Si基板4上に一対の電極をもつ両持ち梁状変位素子1と情報入出力用プローブ2と静電駆動用電極3とが図のように配置されている。図示していないが、Si基板4上に検出素子の動作回路および信号処理回路等のICが搭載されている。両持ち梁状変位素子1を動作させることによって、図示したY軸方向に走査することができ、静電駆動用電極3を動作することにより、両持ち梁状変位素子1の中心部をZ軸方向に走査することができる。図1

(a)のA-A断面の模式図を図1(b)に示す。両持

ち梁状変位素子1は異方性エッチングによりくり貫かれたSi基板4上に形成され、圧電体に電圧を印加するための共通電極7および2分割された圧電体駆動用電極5a、5bおよび圧電体膜6が積層されている。この両持ち梁状変位素子1の中心部にプローブ2が形成されている。この構成によるとプローブ2はY軸方向にアクチュエートすることができる。例えば図1(b)の様に圧電体膜6にかかる電圧を2分割された圧電体駆動用電極5aで圧電体膜6が伸びるように、電極5bを縮む様に電圧をそれぞれ印加すると結果的にプローブ電極2はY軸

10 方向へ変位する。
【0033】また共通電極7と静電駆動用電極3とに電圧を印加すると、静電力によりZ軸を走査することができる。

【0034】このような構成によってプローブ2をX、Z軸に大きく走査することができる。

【0035】次に上述の検出素子の作製方法を説明する。図2は本実施例の検出素子の製造工程を示す図である。(100)n型Si基板21の表面にLPCVD装置(低压CVD装置)でSi₃N₄膜23を1000Å成膜してパターニングし(図2(a))、KOH水溶液等を用いSi₃N₄膜22をマスクとし将来、静電駆動時におけるギャップとなる領域23の異方性エッチングを行う(図2(b))。次に、表面にAl等の静電駆動用電極3を成膜してパターニングする(図2

(c))。次に、犠牲層24を成膜する。本実施例においてはスパッタ法によるZnOを用いた(図2

(d))。この後、イオンミリングにより表面の凹凸を除去し平滑にした(図2(e))。次に、Pt等の圧電体駆動用電極25を1000Å成膜しパターニングとエッチングにより形成し、PZTのような圧電体膜26をスパッタで3000Å成膜し、パターニングを繰り返す。次にリフトオフ法によりプローブ2を形成する(図2(f))。次に、ポリイミド等で表面のプローブ2等を保護し、犠牲層24のZnOを酸でエッチングして除去し、最後にポリイミドを除去する(図2(g))。

【0036】この様にして作製した検出素子は両持ち梁構造をもっているため、圧電体薄膜形成時や、電極薄膜形成時の内部応力が残留していても大きな反りは発生しなかった。さらに、寸法精度を高めるためには、この両持ち梁状変位素子の構成薄膜材料が全体として、引っ張り応力であることが好ましい。

【0037】作製した検出素子の寸法および性能については、以下の通り、

圧電体薄膜:PZT薄膜	0.3μm
圧電体電極:Pt薄膜	0.1μm
両持ち梁状変位素子長さ:	1000μm
両持ち梁状変位素子幅:	200μm
静電用ギャップ間距離:	5μm

Y軸変位量:0.32×V1 μm(V1:圧電体印加

電圧(V))

Z軸変位量:0.2×V2¹ μm(V2:静電駆動印加電圧(V))

Z軸固有振動数:17.5KHz

機械的Q値:100

この様に、Y、Z軸に大きく走査できるとともに、高速応答性、ならびに剛性の高い検出素子を形成することができた。さらに所望の応答性ならびに剛性を必要とする場合は、両持ち梁状変位素子の長さを変えたり、圧電体膜の材料を変えたり、厚さを変える等の設計を行えばよい。本実施例では圧電体膜としてPZTを用いたが、これは、ZnOやAlN、Ta₂O₅、PLZT、等の他の圧電材料でも構わない。さらに電極としてPtを用いたが、Au、Pd、Ti等の材料でも構わない。犠牲層として、ZnOを選んだが、Poly-Siやポリイミド等のエッチングの容易な材料であれば何を選んでも良い。

【0038】図3は複数の上記検出素子をSi基板上一体形成した時の斜視図を示したものである。これにはSi基板4上に両持ち梁状変位素子1、プローブ2のほかトンネル電流増幅器31と複数の検出素子の動作の各種制御や情報を転送することのできるIC32が搭載されている。これは電極パッド33に引き出される。

【0039】また、図3の検出素子を用いたSTM装置を作製した。この装置のブロック図を図4に示す。

【0040】本装置では、まず図中41の本実施例で作製した検出素子にて、42の試料に、2のプローブを近づけたのち(図中Z方向)、試料42面内のX、Y方向を、43のX-Yステージにて走査し、プローブ2と試料42間に、44のバイアス電圧印加回路により電圧を加え、このとき観察されるトンネル電流を、45のトンネル電流増幅回路で読み出し、像観察を行う。

【0041】また、試料42とプローブ2の間隔制御とX-Yステージの駆動制御は46の駆動制御回路にて行い、これらの回路のシーケンス制御は47のCPUにて行う。図には示していないが、X-Yステージ43による走査の機構としては、円筒型ピエゾアクチュエータ、平行バネ、差動マイクロメータ、ボイスコイル、インチウォーム等の制御機構を用いて行う。

40 【0042】この装置にて、試料42にHOPG(グラファイト)板を用いて表面観察を行った。バイアス電圧印加回路44にて200mVの直流電圧をプローブ2と試料42の間に加えた。この状態で試料42に沿ってプローブ2を走査してトンネル電流検出回路45を用いて検出される信号より表面観察を行った。スキャンエリアを0.05μm×0.05μmとして観察したところ、良好な原子像を得ることができた。

【0043】本発明の検出素子は、剛性も高く、固有振動数を高くとれるので、高速にSTM像を安定して得ることができる。上述のように本発明の検出素子を使って

も良好な走査型トンネル顕微鏡を得ることができる。

【0044】図5は、図3の検出素子を用いたAFM装置のブロック図であり、図4で示したSTMとしての装置を改良し、プローブ2を力検出用プローブとして用いたものである。この力検出プローブ2と試料42との間に働く原子間力を測定し、その大きさを一定にするようにフィードバックをかけて、試料表面の構造を得ることができる。この場合、検出素子41の両持ち梁（ビーム）の変位量を測定するビーム変位量測定装置48は、各種のものが知られているが、光でこの方式や静電検出方式等が好適である。AFMでは、トンネル電流を測定していないので、STMにおけるバイアス電圧印加回路やトンネル電流検出回路等は必要ではないが、その他の同一の符号を付した部材に関しては先のSTMと同様である。

【0045】AFMの実験についても試料42にHOPG（グラファイト）板を用いて表面観察を行った。これについても良好な原子像を得ることができた。

【0046】図6は本発明の検出素子を用いた情報処理装置の構成図およびブロック図を示している。構造体608の内部には本実施例の検出素子601の両持ち梁状変位素子602、プローブ603およびそれらを制御するIC617が傾き補正機構606に取り付けられ、これに対向して記録媒体の基板605および記録媒体604がXY走査機構607を介して取り付けられている。XY走査機構607はXY走査駆動回路609に接続され、検出素子601はプローブ603、媒体間制御回路613を介して、マトリクスプローブ制御回路610、検出素子走査駆動回路611、傾き補正回路612に接続されている。またマトリクスプローブ制御回路610はデータの入出力を行う符号器614a、復号器614bとに接続されている。

【0047】これらはマイクロコンピュータ615と接続しており、表示装置616で情報の内容を確認できる。

【0048】ここで、書き込みデータは符号器614aにより符号化され、マトリクスプローブ制御回路610に転送し、検出素子601を駆動し記録媒体604に書き込む。データを読みだす時には、マイクロコンピュータ615により読みだすべきアドレスを発生し、マトリクスプローブ制御回路610を駆動する。マトリクスプローブ制御回路610はこのアドレスに従って検出素子601からの複数の各プローブ603からの信号を読みだし、復号器614bに転送する。

【0049】復号器614bはこの信号からエラー検出または、エラー訂正を行いデータを出力する。

【0050】マトリクスプローブ制御回路610により、各プローブ電極に流れるトンネル電流の情報を直接読みだし、プローブ、媒体間距離制御回路613により基準位置からのずれを検出し、個々のプローブ603の

Z方向制御は検出素子走査駆動回路611により制御し、検出素子601の姿勢を正す必要がある場合は傾き補正回路612により行う。

【0051】図6（b）は本情報処理装置での記録再生をする様子を示したものである。検出素子601と記録媒体604とを対向させる。尚、記録媒体604には、ガラス基板605上にAu電極を100nm真空蒸着したものをを用いた。まずプローブ603とAu電極からなる記録媒体604とに電圧0.5V印加する。次にプローブ603と記録媒体604と間のトンネル電流値が1nA程度になるように静電駆動用電極3に電圧をかけ、プローブ2をZ軸に変位させる。その後、記録媒体に摂動を加え、選択的に乱れを生じさせるために、5Vのパルス電圧（1μsec）を加えると記録ビット618が形成される。その後、圧電体に電圧を印加し両持ち梁状変位素子602によりX方向に走査し、記録ビットを次々と記録していく。次にこの記録ビットの再生方法は、トンネル電流値が一定になるように、静電駆動用電極3に電圧を制御し、この静電駆動用電極をかけた電圧を判断することによって、記録ビットの有無を判断することができる。

【0052】本実施例の情報処理装置により、記録情報の書き込み、読み出し、消去を再現性よく安定にかつ高速に行えることが確認できた。

【0053】実施例2

本実施例では、本発明の検出素子の他の態様を示す。実施例1と違う点は検出素子がX、Y、Zの3軸に走査することにある。

【0054】図7は、本実施例の検出素子の斜視図である。実施例1と同様にSi基板4上に形成され、圧電体に電圧を印加するための共通電極7および4分割された圧電体駆動用電極71および圧電体膜6が積層されてなる両持ち梁状変位素子1とプローブ2があり、中心部に走査し易い様にヒンジ70を有している。4分割された圧電体駆動用電極71にそれぞれ任意の電圧を印加することによって、X軸にも走査することができるのが本実施例の特徴である。この検出素子を用いたSTM、AFM及び情報処理装置においても実施例1と同様な結果が得られた。

【0055】実施例3

本実施例では、本発明の検出素子の他の態様を示す。図8は本実施例の検出素子の斜視図である。これは実施例1、2の検出素子と同様の構成でSi基板4上に形成された直交する十文字型の両持ち梁状変位素子80でX軸、Y軸を走査するとともに、静電駆動用電極3によりZ軸を走査するものである。このような構成でも集積化に適することはいうまでもない。また、この検出素子を用いたSTM、AFM及び情報処理装置においても実施例1と同様な結果が得られた。

【0056】実施例4

本実施例では、本発明の検出素子の他の態様を示す。図9は本実施例の検出素子の斜視図である。

【0057】これは両持ち梁状変位素子1, 1'を動作させることによって、ビーム91を支点としてプローブ2をX軸に走査することができる。図9(a)のA-A断面の模式図を図9(b)に示す。片持ち梁状変位素子92はSiでできているビーム91の上に形成し、圧電体膜に電圧を印加するための下部電極93および中電極94、上部電極95と圧電体膜96、97が積層されて構成されている。この構成によるとバイモルフ圧電素子としてZ軸方向にアクチュエートすることができる。この片持ち梁状変位素子92の自由端部にプローブ2が形成されている。電源98より圧電体駆動用電極に電圧をかけると例えば図示のように圧電体膜96は伸び、圧電体薄膜97は縮む。この結果プローブ2は図示した方向に上がる。次に図9(a)のB-B断面の模式図を図9(c)に示す。これは中心部に片持ち梁状変位素子92があり両脇に両持ち梁状変位素子1, 1'が形成されている。電源99, 99'により圧電体駆動用電極に電圧を印加すると、例えば図示のように片持ち梁状変位素子92は変位することができる。

【0058】このような構成においてはプローブ2をX, Z軸に大きく走査することができる。

【0059】この検出素子を用いたSTM, AFM及び情報処理装置においても、実施例1と同様な結果が得られた。

【0060】実施例5

本実施例では、本発明の検出素子の他の態様を示す。実施例4と違う点は両持ち梁状変位素子で複数の片持ち梁状変位素子をX軸走査することにある。

【0061】図10は、本実施例の検出素子の斜視図である。実施例4と同様にSi基板4上に複数の片持ち梁状変位素子92とプローブ2があり、両持ち梁状変位素子1によりビーム91を支点に形成されている。両持ち梁状変位素子1に電圧を印加することにより片持ち梁状変位素子92をX軸に走査することができる。この検出素子を用いたSTM, AFM及び情報処理装置においても実施例1と同様な結果が得られた。

【0062】

【発明の効果】以上説明したように、本発明の変位素子では、Si基板上に両持ち梁状で形成することにより、従来のカンチレバー状変位素子よりも剛性を高め、また、該素子の膜厚方向とSi基板面内方向の同時駆動を可能にしたことにより、より高速の走査が行える。

【0063】また、自由端の存在しない本発明の変位素子では、内部応力による反りを低減でき、より信頼性の高い素子となった。

【0064】さらに本発明の検出素子を用いたSTM, AFMでは、より高速に表面観察を行うことができ、良好な原子像を得ることが可能となった。

【0065】またさらには、本発明の検出素子を用いた情報処理装置では、記録情報の書き込み、読み出し、消去を再現性よく安定に、かつ、より高速に行えることが可能となった。

【図面の簡単な説明】

【図1】本発明の検出素子の一例を示す図である。

【図2】本発明の検出素子の製造工程を示す図である。

【図3】複数の検出素子をSi基板上に一体形成した時の斜視図である。

【図4】本発明のSTM装置のブロック図である。

【図5】本発明のAFM装置のブロック図である。

【図6】本発明の情報処理装置の構成図及びブロック図である。

【図7】本発明の検出素子の他の態様を示す斜視図である。

【図8】本発明の検出素子の他の態様を示す斜視図である。

【図9】本発明の検出素子の他の態様を示す斜視図である。

【図10】本発明の検出素子の他の態様を示す斜視図である。

【図11】従来のバイモルフカンチレバー型プローブの斜視図である。

【図12】従来のバイモルフカンチレバー型プローブの構成を示す断面図である。

【図13】従来のバイモルフカンチレバー型プローブの駆動を説明するための図である。

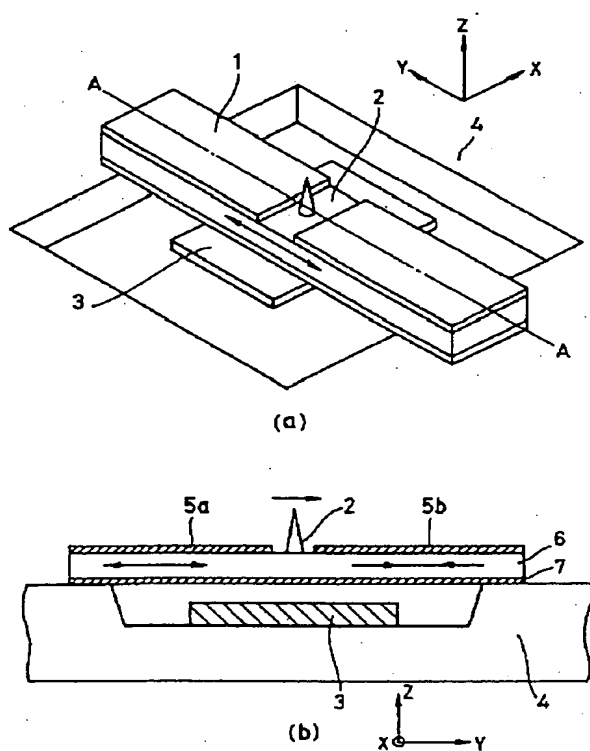
【符号の説明】

- 1 両持ち梁状変位素子
- 2 プローブ
- 3 静電駆動用電極
- 4 Si基板
- 5 a, 5 b 2分割された圧電体駆動用電極
- 6 圧電体膜
- 7 共通電極
- 21 (100) n型Si基板
- 22 Si, N, 膜
- 23 静電駆動時のギャップとなる領域
- 24 犠牲層
- 25 圧電体駆動用電極
- 31 トンネル電流増幅器
- 32 IC
- 33 電極パット
- 41 検出素子
- 42 試料
- 43 X-Yステージ
- 44 バイアス電圧印加回路
- 45 トンネル電流検出回路
- 46 駆動制御回路
- 47 CPU

13

- 48 ビーム変位量測定装置
 601 検出素子
 602 両持ち梁変位素子
 603 プロープ
 604 記録媒体
 605 記録媒体の基板
 606 傾き補正機構
 607 XY走査機構
 608 構造体
 609 XY走査駆動回路
 610 マトリクスプロープ制御回路
 611 検出素子走査駆動回路
 612 傾き補正回路
 613 媒体間制御回路
 614a 符号器
 614b 復号器
 615 マイクロコンピュータ

【図1】

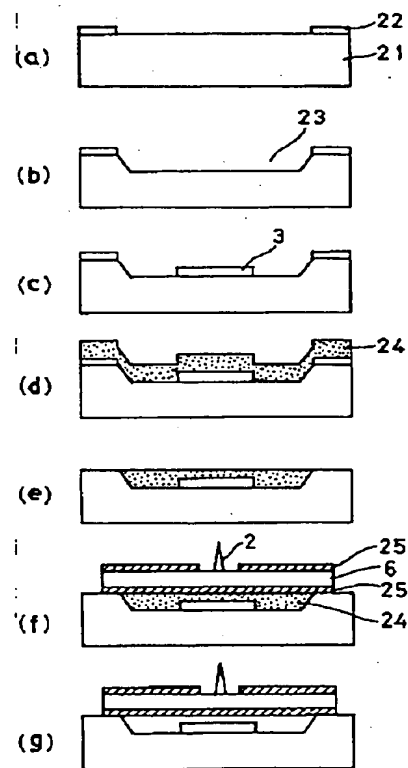


- 1 --- 両持ち梁変位素子
 2 --- プロープ
 3 --- 静電駆動用電極
 4 --- Si基板
 5a, 5b --- 2分割された圧電体駆動用電極
 6 --- 圧電体膜
 7 --- 共通電極

14

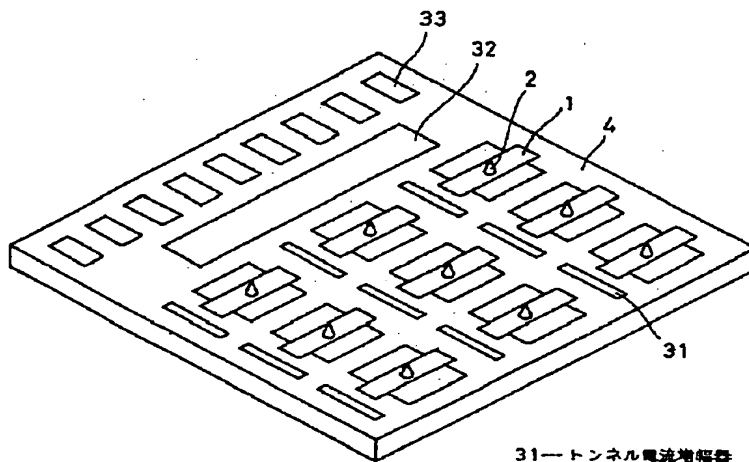
- 616 表示装置
 617 IC
 618 記録ビット
 70 ヒンジ
 80 十文字型の両持ち梁変位素子
 91 ビーム
 92 片持ち梁変位素子
 93 下部電極
 94 中電極
 95 上部電極
 96, 97 圧電体膜
 98, 99, 99' 電源
 111 Siウエハ
 112 Al
 113 ZnO
 121 圧電体
 122 電極

【図2】



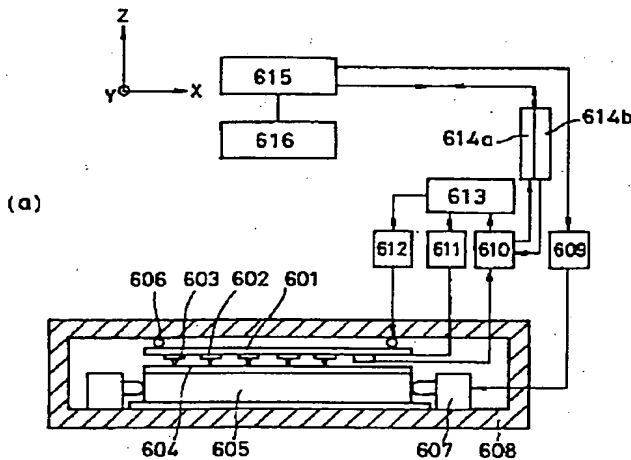
- 21 --- (100)n型Si基板
 22 --- SiN膜
 23 --- 静電駆動時のギャップとなる領域
 24 --- 保護層
 25 --- 圧電体駆動用電極

【図3】

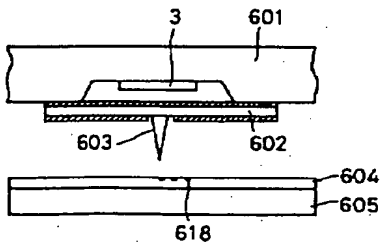


31—トンネル電流増幅器
32—IC
33—電極パッド

【図6】

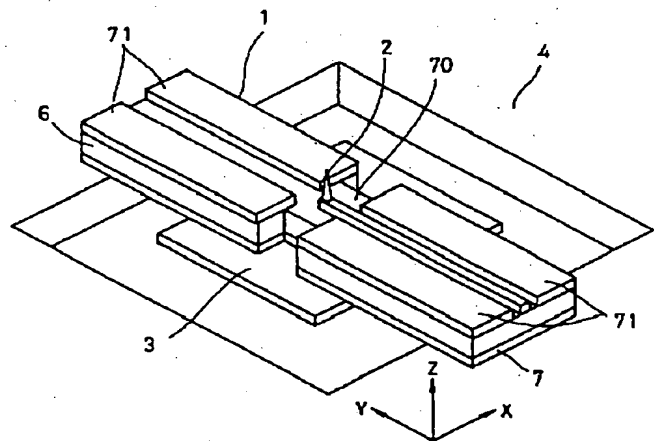


(b)



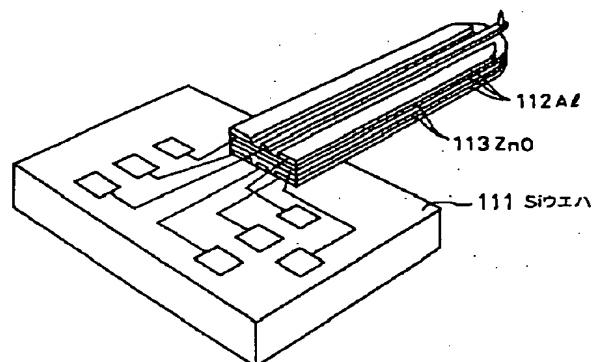
601—検出素子
602—同時に受検位置素子
603—プローブ
604—記録媒体
605—記録媒体の基板
606—傾き補正機構
607—XY走査機構
608—構造体
609—XY走査駆動回路
610—マトリクスプローブ制御回路
611—検出素子走査駆動回路
612—傾き補正回路
613—媒体接触制御回路
614a—符号群
614b—復号器
615—マイクロコンピュータ
616—表示装置
617—IC
618—記録ビット

【図7】

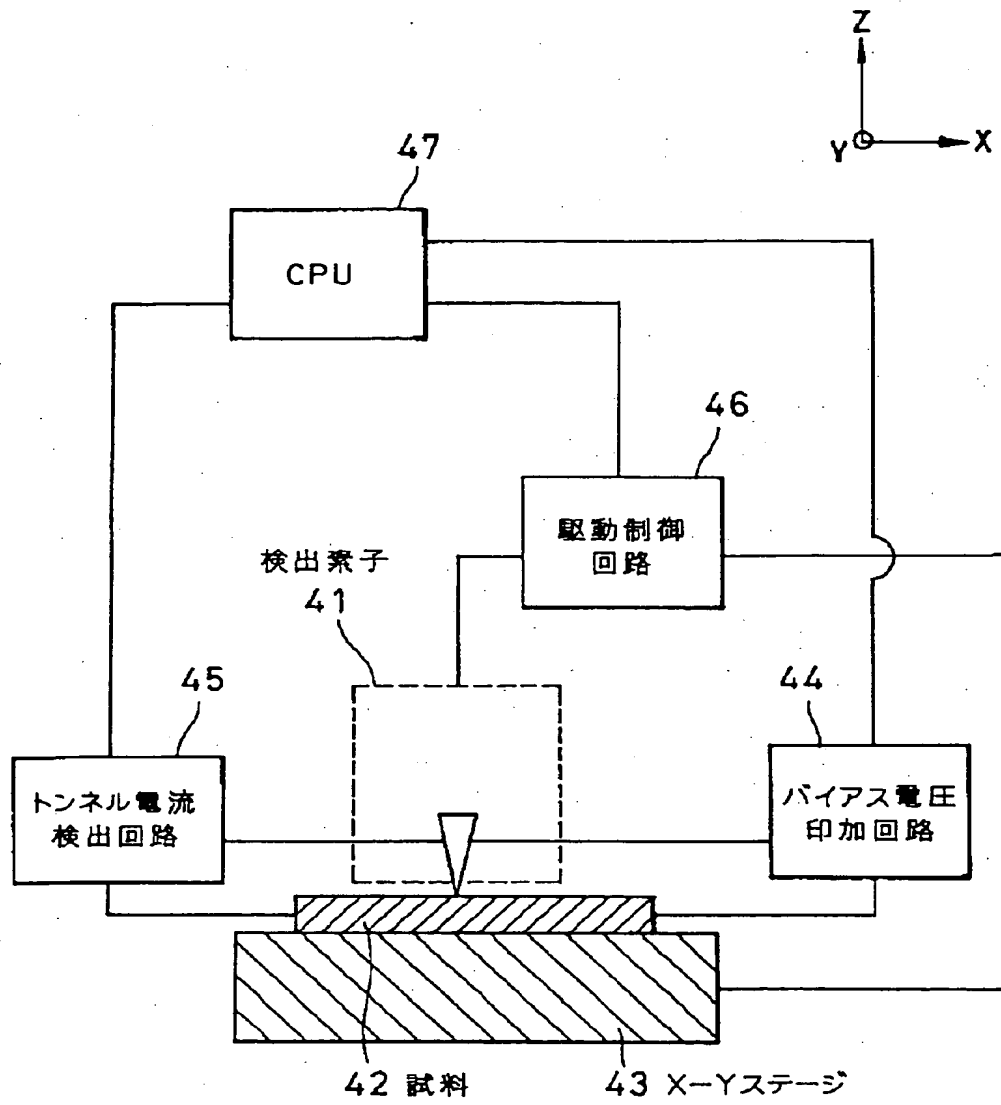


70—ヒンジ
71—4分割された圧電体駆動用電極

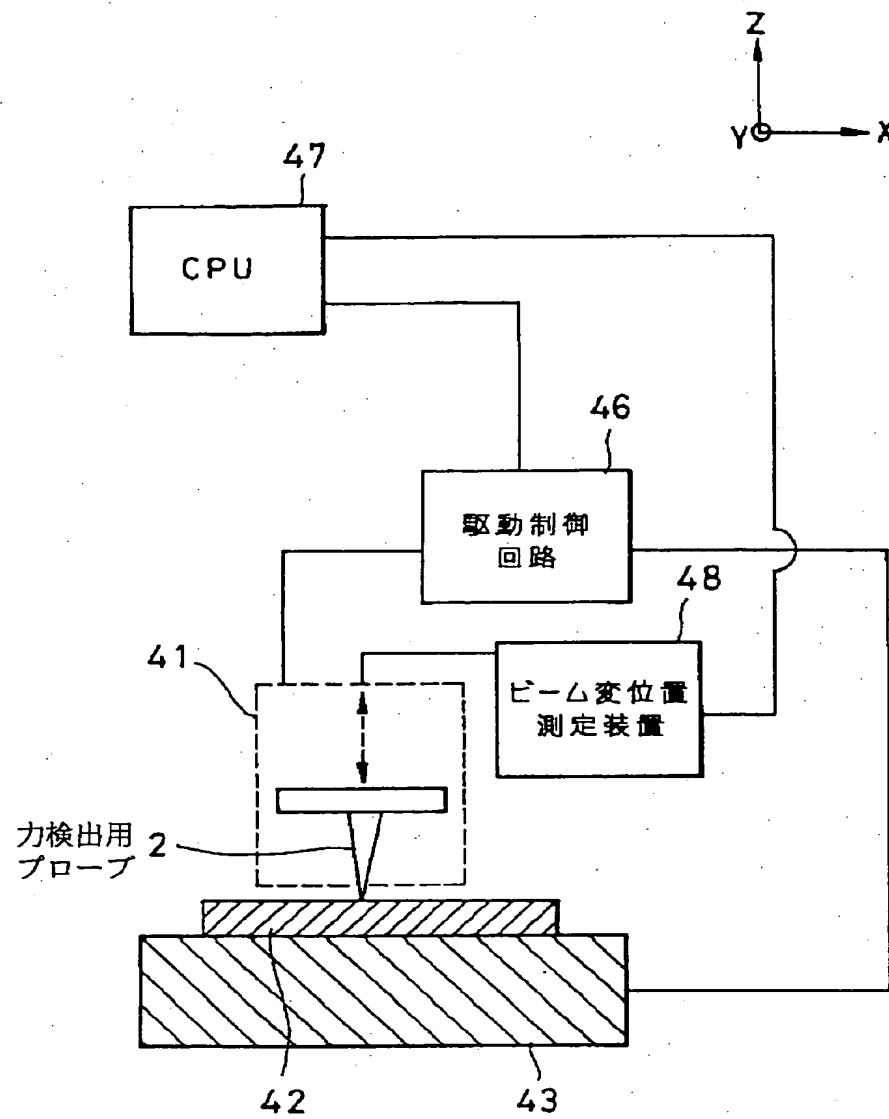
【図11】



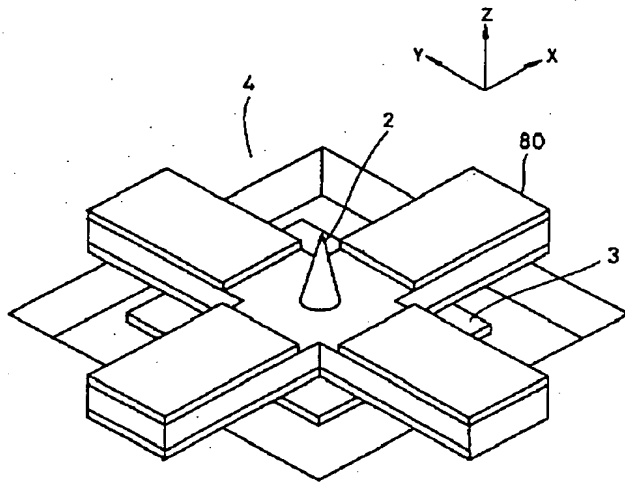
【図4】



【図5】

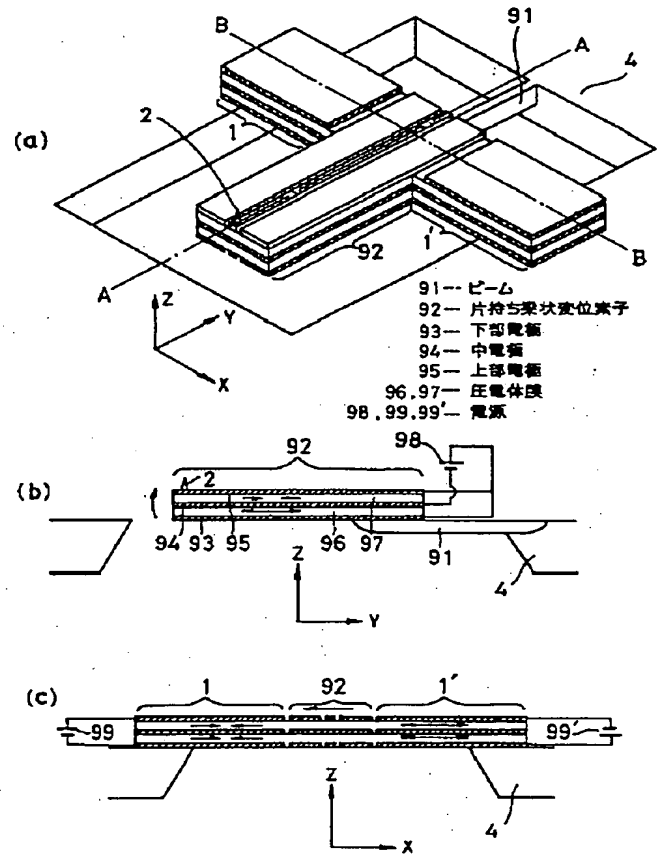


【図8】

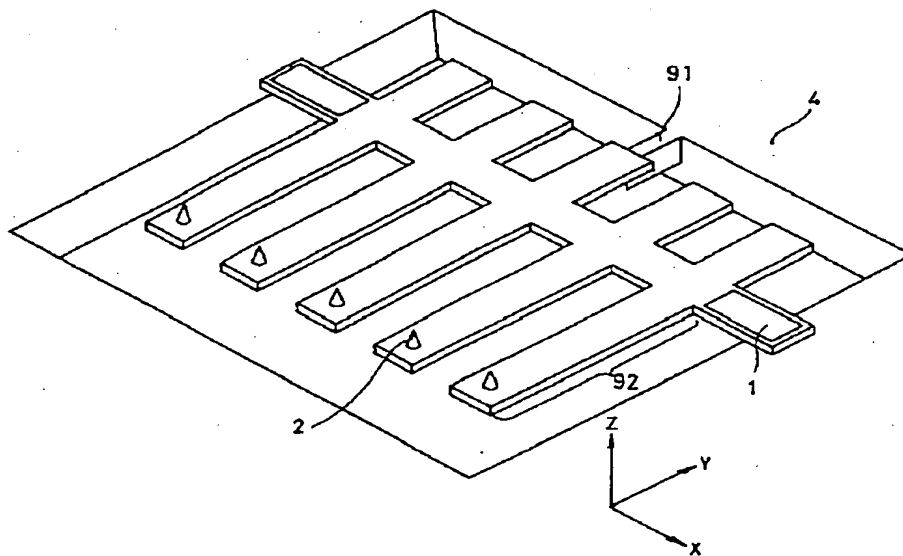


80— 十字型の保持と梁状変位素子

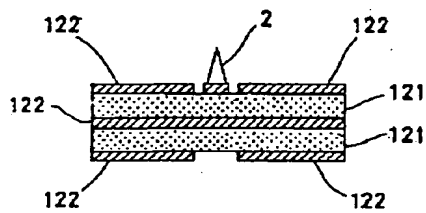
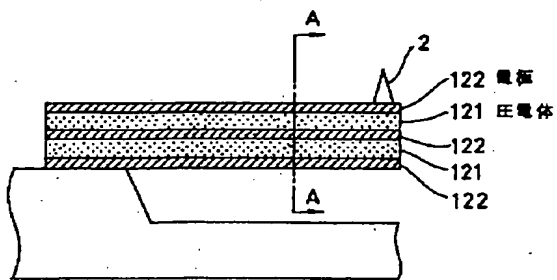
【図9】



【図10】

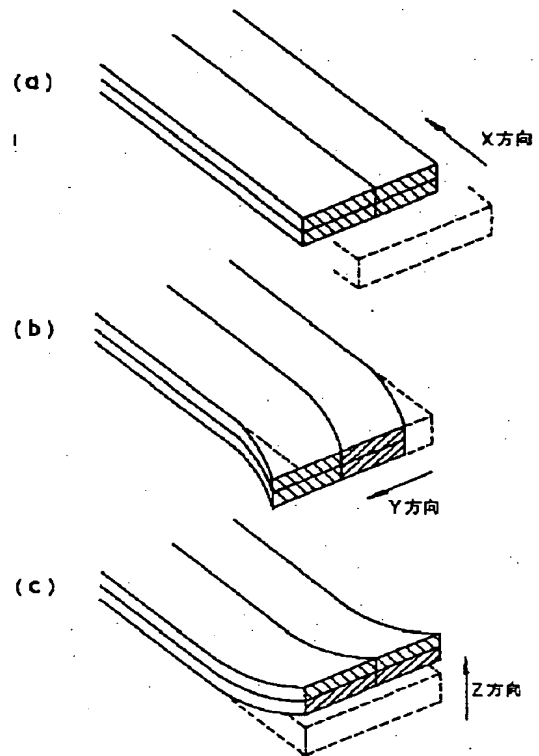


【図12】



(断面 A-A)

【図13】



フロントページの続き

- (72) 発明者 高松 修
東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内
- (72) 発明者 中山 優
東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内
- (72) 発明者 鈴木 義勇
東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内
- (72) 発明者 川崎 岳彦
東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内